

文章编号: 1008-6374(2001)01-0032-03

PCB 可测性设计

张宏伟, 蔡金燕, 封吉平

(军械工程学院 光学与电子工程系, 河北 石家庄 050003)

摘 要: 目的 提高 PCB 的检测和故障诊断能力, 从而提高 PCB 的维修性. 方法 结构标准化和应用新的可测性设计. 结果 PCB 的测试检测能力显著提高. 结论 可测性设计是提高 PCB 测试、检测能力的有效手段.

关键词: 可测性; 故障检测; 检测; 可控性

中图分类号: TN702 **文献标识码:** A

随着电子产品中集成电路的广泛应用和通用自动测试设备 ATE(Auto Testing Equipment)的发展和运用, 对印制板 PCB(Print Circuit Board) 的检测和测试需求越来越多, 难度也越来越大, 由于以往的设计往往只考虑了其技术指标, 很少考虑测试和修理的需要, 因此, 其维修性较差. 而维修是建立在有效的检测和测试基础之上, 所以, 可测性是决定维修性的重要因素, 对可测性设计的要求也相应地越来越高.

1 PCB 测试时存在的问题

以往 PCB 设计所关心的主要是逻辑功能、速度、时间匹配和电性能参数, 由于集成技术的发展, 元器件的密度越来越大, 被测电路越来越复杂, 规模越来越大, 因此, 在检测、测试和故障诊断时遇到了难以克服的困难, 特别是在脱离系统、使用 ATE 进行功能检测和故障诊断时显得尤为突出.

(1) 接口不规范. 不同的 PCB 根据各自的需要使用不同的接口, 从需求的角度看没有不妥之处; 但从可测性的要求看, 希望无需转接, 使用 ATE 就能够对其进行检测、测试和故障诊断. 目前, 由于接口不规范、不标准, 造成其检测、测试和故障诊断时的诸多不便, 因此, 接口不标准是限制 ATE 广泛应用的主要问题.

(2) 结构设计不合理. 由于设计时技术指标是主要的考虑因素, 测试和维修的需要较少顾及, 因此, PCB 普遍存在缺少必要的中间测试点和控制点, 有些器件由于种种原因安装在 PCB 之外, 造成在使用 ATE 对其进行测试时极不方便. 使用反馈回路时, 也没有采取必要的措施, 甚至采用外部反馈回路, 这都给检测、测试和故障诊断带来困难.

2 PCB 可测性设计的一般要求

可测性设计是指一切能使测试生成和故障诊断变得容易的设计,是电路本身的一种设计特性,是提高可靠性和维修性的重要保证,包括可控性和可观测性。

对于 PCB 的可测性要求是:在系统中实现易检测和故障诊断;在使用 ATE 测试时,易实现测试生成和故障诊断。因此,要求在其研制设计阶段的电路必须是易测的。通常,易测电路需具备 3 个特点:(1) 电路很容易置成所需要的初态;(2) 电路的内部状态要很容易用测试模式从电路的初级输入控制;(3) 电路的内部状态要很容易通过电路的初级输出或者利用专门的测试点唯一识别。

PCB 可测性设计是为使其检测、测试和故障诊断变得容易、可控而采取的有效手段,应包括两个方面的内容:结构的标准化设计和应用新的测试技术。

2.1 结构的标准化设计

2.1.1 接口标准化和信号规范化

PCB 接口的标准化和信号的规范化是实现 ATE 对其检测和测试的前提和基础,同时,有利于实现测试总线的连接,测试系统的组织以及测试系统中的层次化测试。

2.1.2 实现结构设计合理化

可测性结构设计的合理化是保证测试技术通用性的关键。

(1) 进行模块划分。在印制板上进行模块划分是一种容易实现和行之有效的可测性设计方法,通常可按以下方法进行划分:a. 根据功能划分(功能划分);b. 根据电路划分(物理划分);c. 根据逻辑系列划分;d. 按电源电压的分隔划分。不同的 PCB 在设计时,可根据其具体情况选择适合的划分方法。

(2) 测试点和控制点的选取。测试点和控制点是故障检测、隔离和诊断的基础,测试点和控制点选取的好坏将直接影响到其可测性和维修性。提高 PCB 可测性的一种最简单的方法是提供更多的测试点和控制点,而且这些点分布越合理,其故障检测率就越高,因此,选取适当的测试点和控制点是可测性设计的重要环节。

测试中,如果遇到如下情况时,应设计测试点:a. 顺序电路中各功能块间;b. 电路扇入、扇出点处;c. 余度电路输出端;d. 时钟电路输出端;e. 每个单稳态电路中(尽量避免使用);f. 时序电路中各 IC 间;g. 在逻辑和模拟电路之间;h. 寄存器的数据输入端;i. 存储元件的输出端。如遇到下述情况时,应设置控制点:a. 存储器地址线;b. 计数器链的并行输入线;c. 存储元件上空着的置位/复位线。

(3) 尽可能减少外部电路和反馈电路。外部电路和反馈电路的使用虽然能够使 PCB 的设计简便、性能稳定,但却不利于测试和维修,因此,从可测性的角度考虑应尽可能不使用外部电路和反馈电路,如必须使用,则需注明外接元器件的类型、参数和作用;对于反馈电路,必须采取必要的可测性措施,如开关、三态器件等,在测试和检测时断开反馈电路,并设计测试点和控制点。

(4) 其他要求。在设计时还应注意以下几点:a. 应尽量避免使用异步时序电路;b. 定时电路的时钟振荡器在测试时应能断开;c. 应尽可能避免使用单脉冲。

2.2 应用新的测试技术

常用的可测性设计技术有扫描通道、电平敏感扫描设计、边界扫描等。尤其是 90 年代初出现的边界扫描技术在近 10 年发展速度很快,给 PCB 的可测性设计提供了技术保证。

在 PCB 中引入边界扫描设计可以通过边界扫描端口对其成百上千个可控制或可观测节点进行访问,增强 PCB 测试的分析诊断能力;通过一次测试,可以识别更多的故障,减少测试与修复的循环次数;基于边界扫描的 PCB 测试程序可以预先根据电路的拓朴结构方便地编写,实现测试的标准化;基于边界扫描协议的测试功能可以应用到其研制、生产和调试的不同阶段,实现测试复用。对于功能测试,引入边界扫描设计使得 PCB 内部的可控制性、可观察性得到提高,不仅测试准备工作更加容易,还可减少甚至消除故障模拟。因此,引入边界扫描测试技术可以有效地缓解包括在线测试(In-Circuit Test),功能测试(Function Test)和组合测试(Combined Test)在内的所有测试情况所面临的测试困难。

近年来,IEEE 1149.1 可测性设计技术的推广应用,不仅能提高 PCB 的测试和故障诊断能力,而且可以从根本上解决 ATE 设计中大量信号通道这个最关键的技术难点,使测试设备和测试系统的设计和开发大大简化。

3 结 论

结构的标准化设计和应用新的测试技术是提高印制板可测性的重要手段,也是必然的趋势。PCB 的局部边界扫描设计已在实际测试中取得巨大成功,因此,它将成为未来的主流设计。边界扫描将和 ATE 相互辅助共同应用于未来的 PCB 测试中。

参考文献:

- [1] 曾芷德. 数字系统测试与可测性[M]. 北京:国防科技大学出版社,1992.93~144.
- [2] 温熙森,胡政,易晓山,等. 可测试性技术的发展与未来[J]. 测控技术,2000,19(1):9~12.
- [3] 邱峰,孟汉城,梁松海. 边界扫描测试技术在印制板测试中的应用[J]. 国外电子测量技术,1999,(6):15~17.
- [4] 龚至泽,孙兆军. 插件互换性与印制板连接器的标准化[J]. 电子机械工程,1999,(6):25~28.

Design for Measurability of PCB

ZHANG Hong-wei, CAI Jin-yan, FENG Ji-ping

(Dept. of Optics and Electronic Engineering, Ordnance
Engineering College, Shijiazhuang 050003, China)

Abstract: **Aim** To improve inspection and fault diagnosis ability for PCB and raise the maintainability of PCB. **Methods** Standardization of structure and new design for measurability are applied. **Results** Testing and detection ability for PCB is improved markedly. **Conclusion** Design for measurability is an effective means to improve testing and inspection ability for PCB.

Key words: measurability; fault detection; measuring; controllability